

中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE  
MINISTRY OF ECONOMIC AFFAIRS  
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，  
其申請資料如下：

This is to certify that annexed is a true copy from the records of this  
office of the application as originally filed which is identified hereunder:

申請日：西元 2003 年 01 月 15 日  
Application Date

申請案號：092100794  
Application No.

申請人：威盛電子股份有限公司  
Applicant(s)

局長  
Director General

蔡練生

發文日期：西元 2003 年 4 月 9 日  
Issue Date

發文字號：09220351260  
Serial No.

申請日期：	IPC分類
申請案號：	

(以上各欄由本局填註)

## 發明專利說明書

一、 發明名稱	中 文	資料處理路徑選擇方法及使用該方法之圖形處理器
	英 文	Data Processing Path Selection Method and Graphics Processor Utilizing the Same
二、 發明人 (共3人)	姓 名 (中文)	1. 林繼揚 2. 莊榮城
	姓 名 (英文)	1. Chi-Yang Lin 2. Eric Chuang
	國 籍 (中英文)	1. 中華民國 TW 2. 中華民國 TW
	住居所 (中 文)	1. 北縣新店市中正路533號8樓 2. 台北縣新店市中正路533號8樓
	住居所 (英 文)	1. 8Fl., No. 533, Jungjeng Rd., Shindian City, Taipei, Taiwan 231, R.O.C. 2. 8Fl., No. 533, Jungjeng Rd., Shindian City, Taipei, Taiwan 231,
三、 申請人 (共1人)	名稱或 姓 名 (中文)	1. 威盛電子股份有限公司
	名稱或 姓 名 (英文)	1. VIA TECHNOLOGIES, INC.
	國 籍 (中英文)	1. 中華民國 ROC
	住居所 (營業所) (中 文)	1. 北縣新店市中正路533號8樓 (本地址與前向貴局申請者相同)
	住居所 (營業所) (英 文)	1. 8Fl., No. 533, Jungjeng Rd., Shindian City, Taipei, Taiwan 231, R.O.C.
	代表人 (中文)	1. 王雪紅
	代表人 (英文)	1. Cher Wang



申請日期：	IPC分類
申請案號：	

(以上各欄由本局填註)

## 發明專利說明書

一、 發明名稱	中 文	
	英 文	
二、 發明人 (共3人)	姓 名 (中 文)	3. 顏清書
	姓 名 (英 文)	3. Macalas Yen
	國 籍 (中 英 文)	3. 中華民國 TW
	住居所 (中 文)	3. 台北縣新店市中正路533號8樓
	住居所 (英 文)	3. 8Fl., No. 533, Jungjeng Rd., Shindian City, Taipei, Taiwan 231, R.O.C.
三、 申請人 (共1人)	名稱或 姓 名 (中 文)	
	名稱或 姓 名 (英 文)	
	國 籍 (中 英 文)	
	住居所 (營業所) (中 文)	
	住居所 (營業所) (英 文)	
	代表人 (中 文)	
	代表人 (英 文)	



四、中文發明摘要 (發明名稱：資料處理路徑選擇方法及使用該方法之圖形處理器)

本案係為一種資料處理路徑選擇方法及使用該方法之圖形處理器，其係應用於一數位資料處理系統中，該系統包含有一中央處理單元，該圖形處理器包含有一轉換與打光引擎以及一路徑選擇單元，而該系統上係執行一應用程式，該選擇方法則包含下列步驟：該路徑選擇單元接收由該應用程式所產生之複數個頂點資料並偵測該中央處理單元之利用率；以及該路徑選擇單元係根據該中央處理單元利用率之大小來決定將該等頂點資料送入該中央處理單元或是送入該轉換與打光引擎進行處理。

伍、(一)、本案代表圖為：第三圖

(二)、本案代表圖之元件代表符號簡單說明：

應用程式30

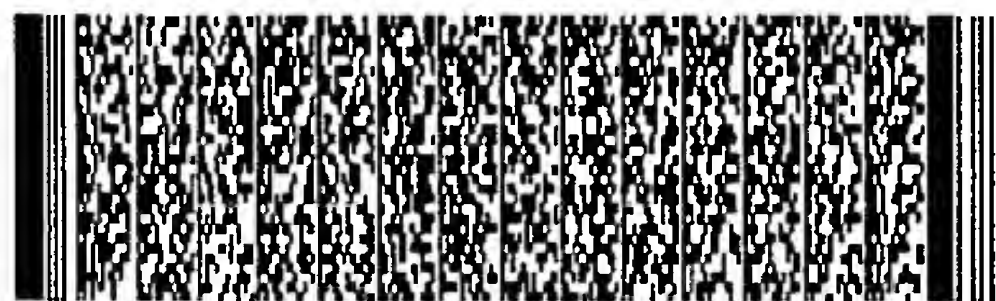
路徑選擇單元31

中央處理單元32

轉換與打光引擎33

陸、英文發明摘要 (發明名稱：Data Processing Path Selection Method and Graphics Processor Utilizing the Same)

A data processing path selection method and a graphics processor utilizing the method for use in a digital data processing system are disclosed. The data processing system includes a central processing unit (CPU). The graphics processor includes a transformation and lighting engine, and a path selection unit. An application program is executed by the system. In the selection method,



四、中文發明摘要 (發明名稱：資料處理路徑選擇方法及使用該方法之圖形處理器)

陸、英文發明摘要 (發明名稱：Data Processing Path Selection Method and Graphics Processor Utilizing the Same)

the path selection unit receives a plurality of vertex data generated by the application program, detects the utilization rate of the CPU, and then determines whether the vertex data are transmitted to the CPU or the transformation and lighting engine to be processed according to the utilization rate of the CPU.



一、本案已向

國家(地區)申請專利

申請日期

案號

主張專利法第二十四條第一項優先權

二、☐主張專利法第二十五條之一第一項優先權：

申請案號：

日期：

三、主張本案係符合專利法第二十條第一項☐第一款但書或☐第二款但書規定之期間

日期：

四、☐有關微生物已寄存於國外：

寄存國家：

寄存機構：

寄存日期：

寄存號碼：

☐有關微生物已寄存於國內(本局所指定之寄存機構)：

寄存機構：

寄存日期：

寄存號碼：

☐熟習該項技術者易於獲得，不須寄存。





## 五、發明說明 (1)

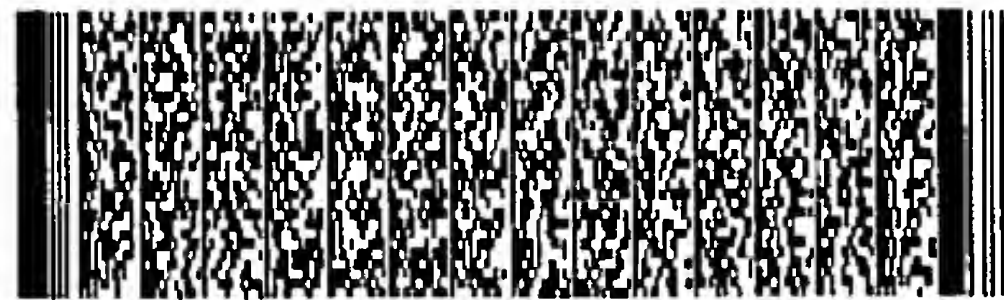
### 發明所屬之技術領域

本案係為一種資料處理路徑選擇方法及使用該方法之圖形處理器，尤指應用於一數位資料處理系統中之資料處理路徑選擇方法及使用該方法之圖形處理器。

### 先前技術

請參見第一圖，其係一三度空間影像處理過程之部份步驟示意圖，其中應用程式(AP)所產生之頂點資料(vertex)係需經過一頂點運算處理(vertex processing)後，方能得到可投射在螢幕空間(screenspace)之座標位置以及光影效果，然後再將該等座標位置與光影效果傳送到下一站進行描繪成像(rendering)之動作。

而上述之頂點運算處理(vertex processing)中主要係執行兩種主要的處理步驟"轉換(transformation)"與"打光(lightning)"，用以分別得到可投射在螢幕空間(screenspace)之座標位置以及光影效果。而上述頂點運算處理在早期的三度空間影像處理架構(見第二圖(a)所示之功能方塊示意圖)中，應用程式20(AP)所產生之頂點資料係交由中央處理單元21(CPU)來進行處理，至於描繪成像(rendering)等之後續動作則由一專用的圖形處理器22來完成。但為求處理速度之增加，在後續發展出來之架構(見第二圖(b)所示之功能方塊示意圖)中，圖形處理器22



## 五、發明說明 (2)

中則直接整合有一專用的轉換與打光引擎221(T&L engine)來處理上述之"轉換(transformation)"與"打光(lighting)"步驟後再傳送到後續之描繪成像器222。而在微軟之定義下，上述之"轉換(transformation)"與"打光(lighting)"步驟係被一稱為頂點著色器(vertex shader)之轉換與打光引擎(T&L engine)所完成。

但在資料量日益龐大之三度空間影像處理流程中，即使是具有專用的轉換與打光引擎，當資料量過大時仍有處理速度過慢之壅塞現象發生，而如何改善此一習用手段之缺失，係為發展本案之主要目的。

## 發明內容

本案係為一種資料處理路徑選擇方法，應用於一數位資料處理系統中，該系統包含有一中央處理單元與一圖形處理器，該圖形處理器包含有一轉換與打光引擎，而該系統上係執行一應用程式，該選擇方法則包含下列步驟：接收由該應用程式所產生之複數個頂點資料；偵測該中央處理單元之利用率；以及根據該中央處理單元利用率之大小來決定將該等頂點資料送入該中央處理單元或是送入該轉換與打光引擎進行處理。

根據上述術構想，本案所述之資料處理路徑選擇方法，其中偵測該中央處理單元利用率之方法係為對該中央處理單元之指令流量進行取樣。





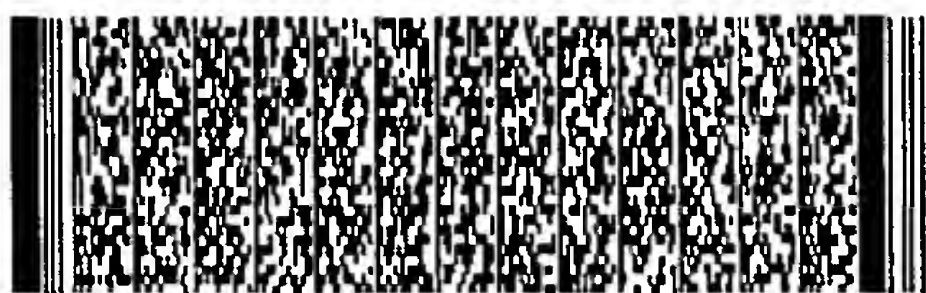
### 五、發明說明 (3)

根據上述術構想，本案所述之資料處理路徑選擇方法，其中根據該中央處理單元利用率之大小來決定將該等頂點資料送入該中央處理單元或是送入該轉換與打光引擎進行處理之方法方含下列步驟：當該中央處理單元利用率大於一門檻值時，將該等頂點資料送入該轉換與打光引擎進行處理；以及當該中央處理單元利用率小於該門檻值時，將該等頂點資料送入該中央處理單元進行處理。

本案之另一方面係為一種圖形處理器，應用於一數位資料處理系統中，該系統包含有一中央處理單元，而該系統上係執行一產生複數個頂點資料之應用程式，至於該圖形處理器包含：一轉換與打光引擎，其係將所接收到之頂點資料進行轉換與打光處理後輸出；以及一路徑選擇單元，其係信號連接至該中央處理單元與該轉換與打光引擎，其係接收該應用程式所產生之該等頂點資料並偵測該中央處理單元之利用率，而根據該中央處理單元利用率之大小來決定將該等頂點資料送入該中央處理單元或是送入該轉換與打光引擎進行轉換與打光處理。

根據上述術構想，本案所述之圖形處理器，其中該路徑選擇單元係對該中央處理單元之指令流量進行取樣而得致該中央處理單元之利用率。

根據上述術構想，本案所述之圖形處理器，其中該路徑選擇單元係當該中央處理單元利用率大於一門檻值時，將該等頂點資料送入該轉換與打光引擎進行處理，而當該中央處理單元利用率小於該門檻值時，則將該等頂點資料



#### 五、發明說明 (4)

送入該中央處理單元進行處理。

根據上述術構想，本案所述之圖形處理器，其中該路徑選擇單元係整合於一北橋晶片中。

根據上述術構想，本案所述之圖形處理器，其中該路徑選擇單元係以硬體方式完成。

根據上述術構想，本案所述之圖形處理器，其中該路徑選擇單元係以軟體方式完成。

#### 簡單圖式說明

本案得藉由下列圖式及詳細說明，俾得一更深入之了解：

第一圖：其係一三度空間影像處理過程之部份步驟示意圖。

第二圖(a)(b)：其係習用技術中兩種三度空間影像處理架構中進行頂點運算處理之部份功能方塊示意圖。

第三圖：其係本案為改善習用缺失所發展出來之較佳實施例功能方塊示意圖。

第四圖(a)(b)：其係可將本案技術手段應用其上之兩種系統架構功能方塊示意圖。

本案圖式中所包含之各元件列示如下：

應用程式20

中央處理單元21

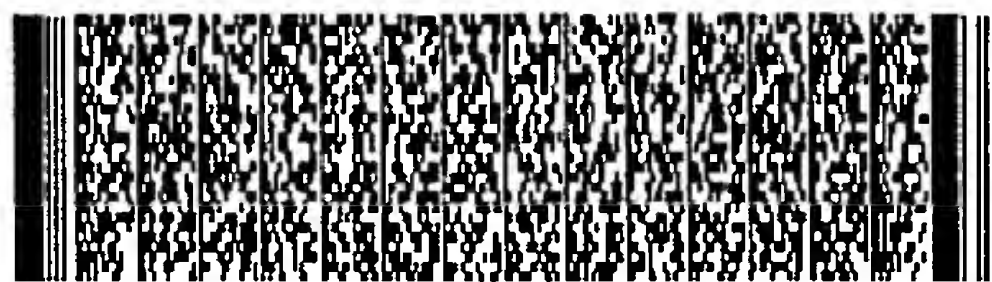


## 五、發明說明 (5)

圖形處理器22	轉換與打光引擎221
描繪成像器222	應用程式30
路徑選擇單元31	中央處理單元32
轉換與打光引擎33	北橋晶片34
南橋晶片35	圖形處理器36
區域記憶體37	系統記憶體38
晶片40	

## 實施方式

請參見第三圖，其係本案為改善習用缺失所發展出來之較佳實施例功能方塊示意圖，由於電腦系統中之中央處理單元32與該轉換與打光引擎33(T&L engine)皆可接收該應用程式30所產生之該等頂點資料而進行轉換與打光處理，但是習用手段皆僅利用其中之一來進行上述之轉換與打光動作，因此造成處理效率不彰。而本案技術手段主要係於系統中增設有一路徑選擇單元31，其係信號連接至電腦系統中之中央處理單元32與該轉換與打光引擎33(T&L engine)，該路徑選擇單元31主要係用以接收該應用程式30所產生之該等頂點資料以集中控制，而其係每隔一段時間便偵測該中央處理單元32之利用率(例如定期對該中央處理單元32之指令流量進行取樣而得知其利用率)，如此便可根據該中央處理單元32利用率之大小來決定將該等頂點資料送入該中央處理單元32或是送入該轉換與打光引擎



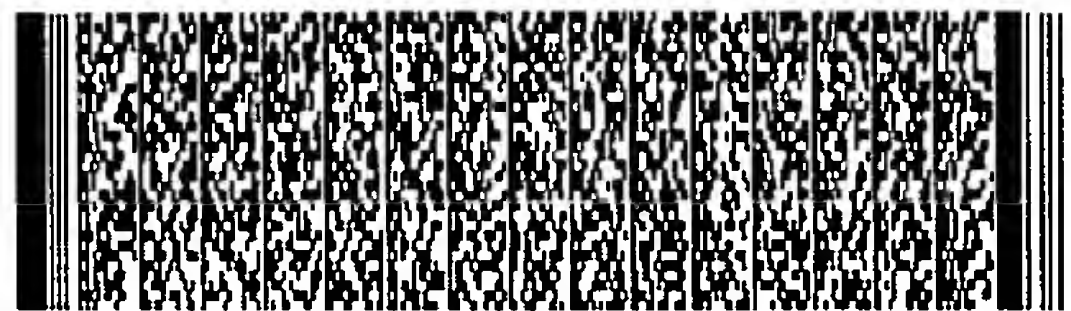
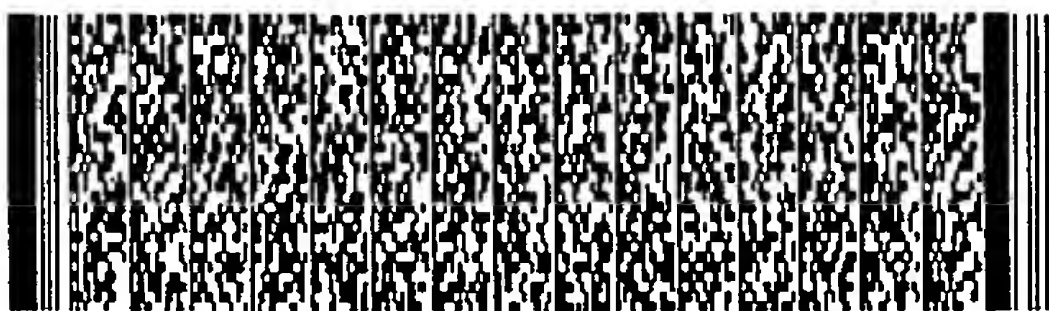
## 五、發明說明 (6)

33 進行轉換與打光處理。

舉例來說，當該中央處理單元32之利用率大於一門檻值時，表示中央處理單元32並未閒置，因此路徑選擇單元31便將當時即將要輸出進行處理之頂點資料送入該轉換與打光引擎33進行處理，而當該中央處理單元32之利用率小於該門檻值時，則表示中央處理單元32係處於閒置狀態，此時路徑選擇單元31而可將當時即將要輸出之頂點資料送入該中央處理單元32進行處理。如此一來，透過路徑選擇單元31之集中控制，本案系統將可利用中央處理單元32及轉換與打光引擎33來達成轉換與打光之平行處理，進而提昇系統之處理速度。

而由於電腦系統之架構有許多變形，為能清楚表示出本案技術手段應用其上之作法，特於以下兩種系統架構進行說明。請參見第四圖(a)，其中中央處理單元32、北橋晶片34、南橋晶片35、圖形處理器36、區域記憶體37與系統記憶體38皆以獨立晶片形式完成，而轉換與打光引擎33則設置於北橋晶片34與圖形處理器36之中，透過以硬體型式或韌體形式建置於北橋晶片34中之路徑選擇單元31之控制，由應用程式30所產生而存放於系統記憶體38中之該等頂點資料，便可送入當時處理效率較高之路徑進行運算。但由於獨立晶片間大多係透過傳輸速度較慢之匯流排介面來傳輸資料，效率仍有改善之空間。

請參見第四圖(b)，其係本案技術手段可應用其上之第二種系統架構，其與第一系統架構之最大不同處在於，

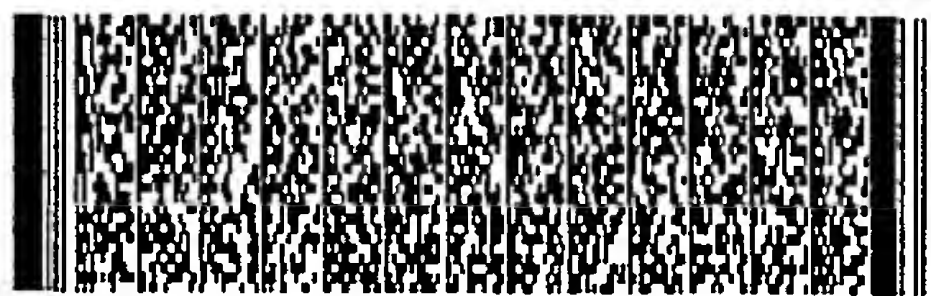




#### 五、發明說明 (7)

至少有中央處理單元32、北橋晶片34、圖形處理器36、區域記憶體37與系統記憶體38皆建置在同一晶片40上，此種架構是未來趨勢而通常被稱為系統整合晶片(System On Chip, SOC)，如此一來，各功能方塊間便可以傳輸速度較快之內部連線來完成，而以更有效率之方式來完成上述之三度空間影像處理。

綜上所述，在資料量日益龐大之三度空間影像處理流程中，應用本案之技術手段將可在不大幅增加軟硬體成本之情況下，有效解決處理速度過慢之問題，進而改善習用手段缺失，進而有效達成發展本案之主要目的。而本案技術手段可廣泛應用於如個人電腦、遊戲主機等數位資料處理系統上，故本案發明得由熟習此技藝之人士任施匠思而為諸般修飾，然皆不脫如附申請專利範圍所欲保護者。



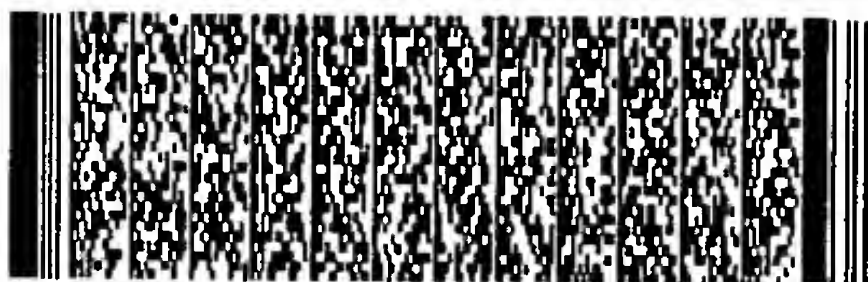
圖式簡單說明

第一圖：其係一三度空間影像處理過程之部份步驟示意圖。

第二圖(a)(b)：其係習用技術中兩種三度空間影像處理架構中進行頂點運算處理之部份功能方塊示意圖。

第三圖：其係本案為改善習用缺失所發展出來之較佳實施例功能方塊示意圖。

第四圖(a)(b)：其係可將本案技術手段應用其上之兩種系統架構功能方塊示意圖。





## 六、申請專利範圍

1. 一種資料處理路徑選擇方法，應用於一數位資料處理系統中，該系統包含有一中央處理單元與一圖形處理器，該圖形處理器包含有一轉換與打光引擎，而該系統上係執行一應用程式，該選擇方法則包含下列步驟：

接收由該應用程式所產生之複數個頂點資料；

偵測該中央處理單元之利用率；以及

根據該中央處理單元利用率之大小來決定將該等頂點資料送入該中央處理單元或是送入該轉換與打光引擎進行處理。

2. 如申請專利範圍第1項所述之資料處理路徑選擇方法，其中偵測該中央處理單元利用率之方法係為對該中央處理單元之指令流量進行取樣。

3. 如申請專利範圍第1項所述之資料處理路徑選擇方法，其中根據該中央處理單元利用率之大小來決定將該等頂點資料送入該中央處理單元或是送入該轉換與打光引擎進行處理之方法方含下列步驟：

當該中央處理單元利用率大於一門檻值時，將該等頂點資料送入該轉換與打光引擎進行處理；以及

當該中央處理單元利用率小於該門檻值時，將該等頂點資料送入該中央處理單元進行處理。

4. 一種圖形處理器，應用於一數位資料處理系統中，該系統包含有一中央處理單元，而該系統上係執行一產生複數個頂點資料之應用程式，至於該圖形處理器包含：

一轉換與打光引擎，其係將所接收到之頂點資料進行



## 六、申請專利範圍

轉換與打光處理後輸出；以及

一路徑選擇單元，其係信號連接至該中央處理單元與該轉換與打光引擎，其係接收該應用程式所產生之該等頂點資料並偵測該中央處理單元之利用率，而根據該中央處理單元利用率之大小來決定將該等頂點資料送入該中央處理單元或是送入該轉換與打光引擎進行轉換與打光處理。

5. 如申請專利範圍第4項所述之圖形處理器，其中該路徑選擇單元係對該中央處理單元之指令流量進行取樣而得致該中央處理單元之利用率。

6. 如申請專利範圍第4項所述之圖形處理器，其中該路徑選擇單元係當該中央處理單元利用率大於一門檻值時，將該等頂點資料送入該轉換與打光引擎進行處理，而當該中央處理單元利用率小於該門檻值時，則將該等頂點資料送入該中央處理單元進行處理。

7. 如申請專利範圍第4項所述之圖形處理器，其中該路徑選擇單元係整合於一北橋晶片中。

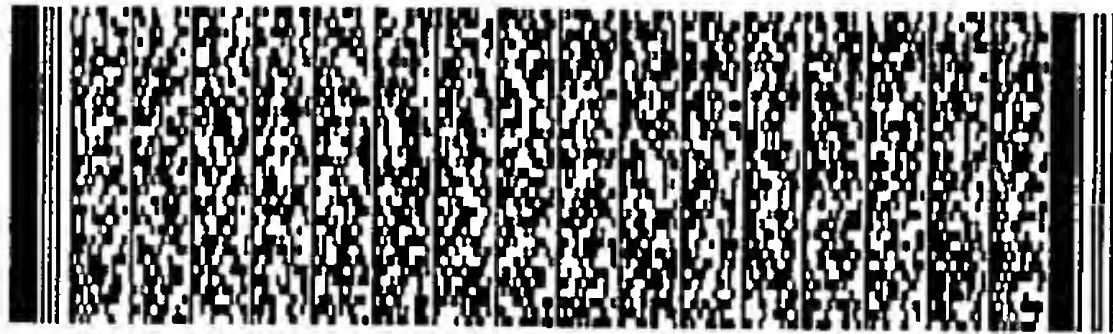
8. 如申請專利範圍第4項所述之圖形處理器，其中該路徑選擇單元係以硬體方式完成。

9. 如申請專利範圍第4項所述之圖形處理器，其中該路徑選擇單元係以韌體方式完成。

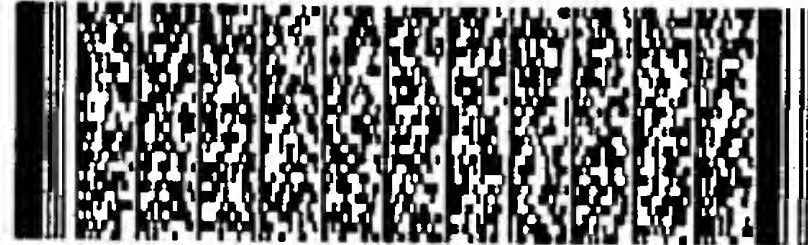




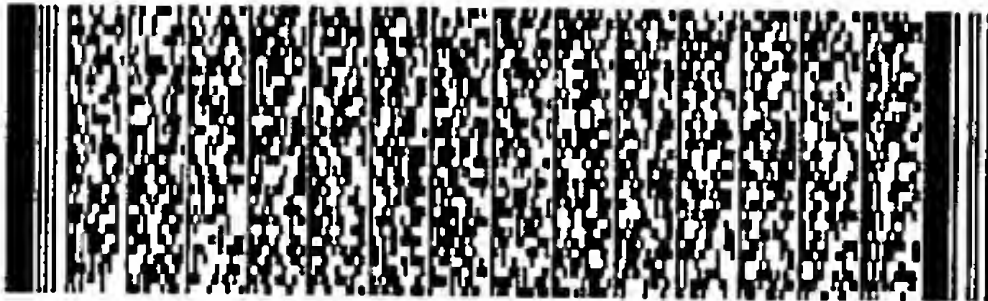
第 1/15 頁



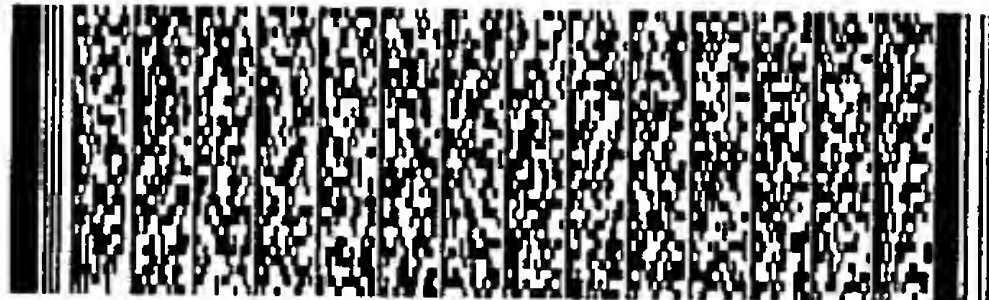
第 2/15 頁



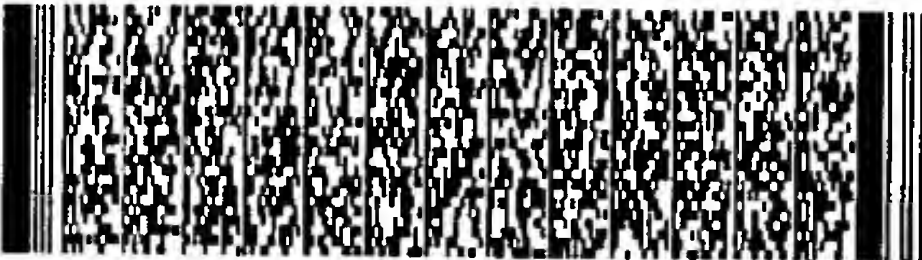
第 3/15 頁



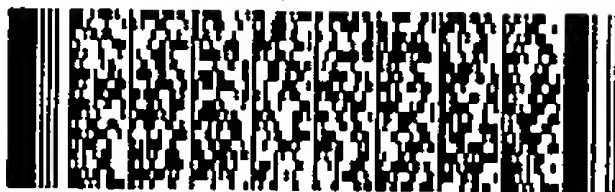
第 3/15 頁



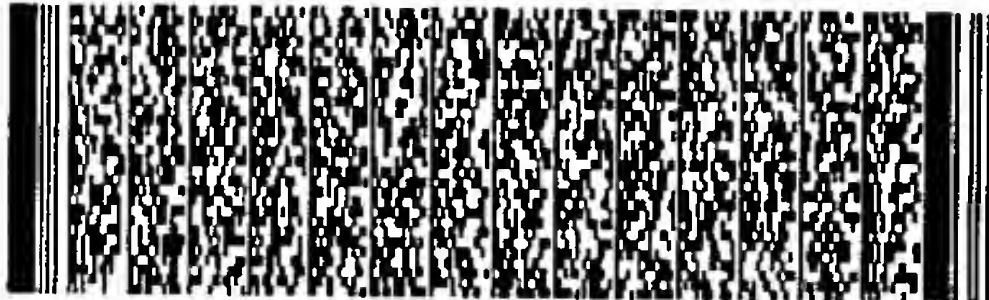
第 4/15 頁



第 5/15 頁



第 6/15 頁



第 6/15 頁



第 7/15 頁



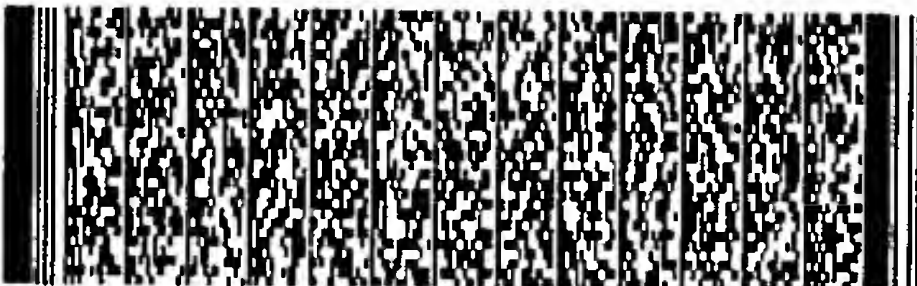
第 7/15 頁



第 8/15 頁



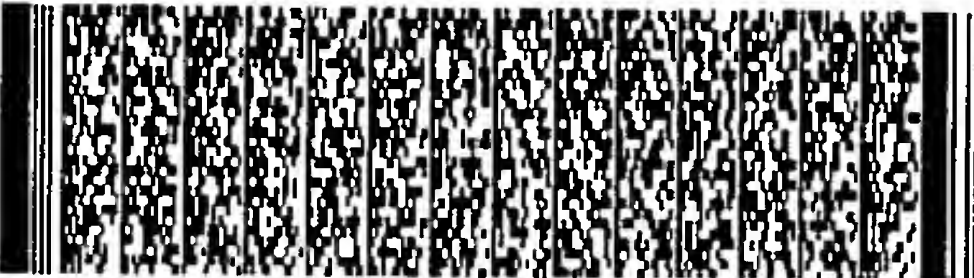
第 8/15 頁



第 9/15 頁



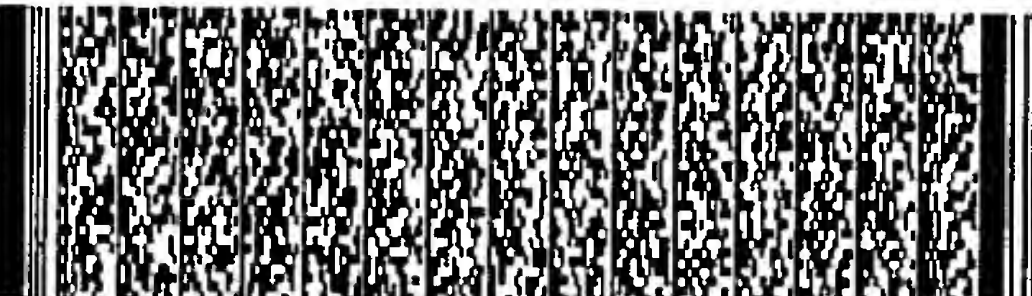
第 10/15 頁



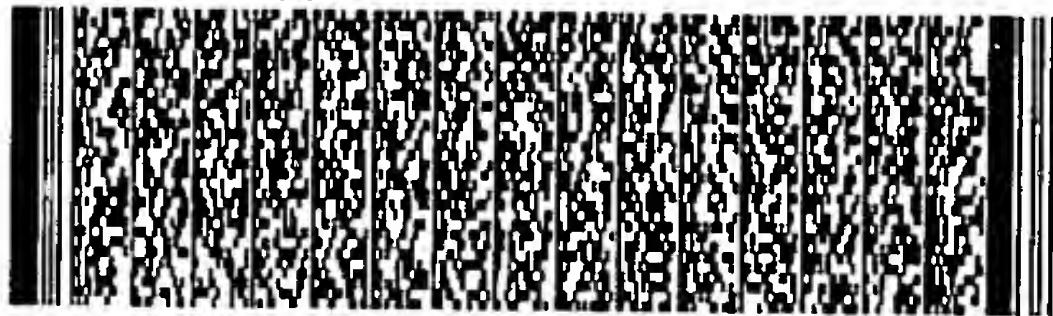
第 10/15 頁



第 11/15 頁



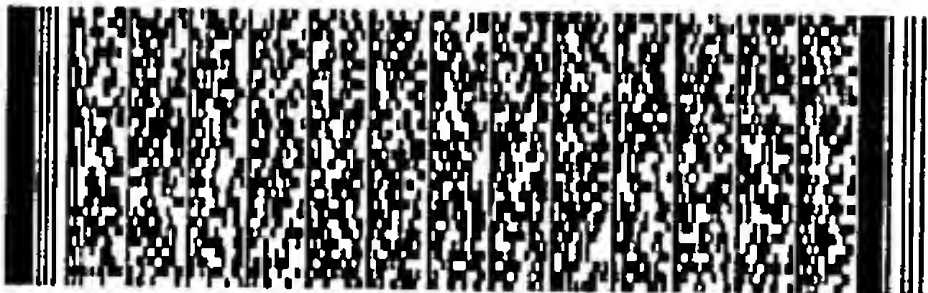
第 11/15 頁



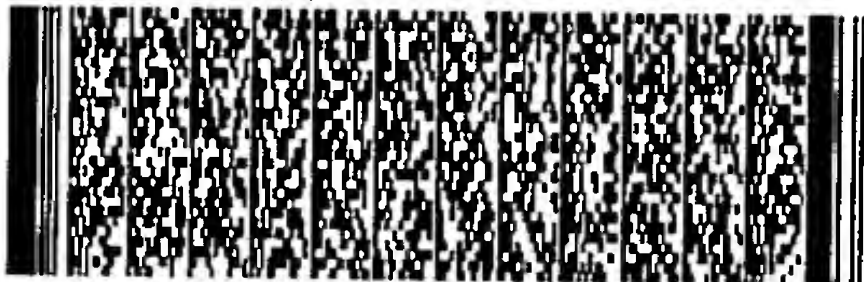
第 12/15 頁



第 12/15 頁



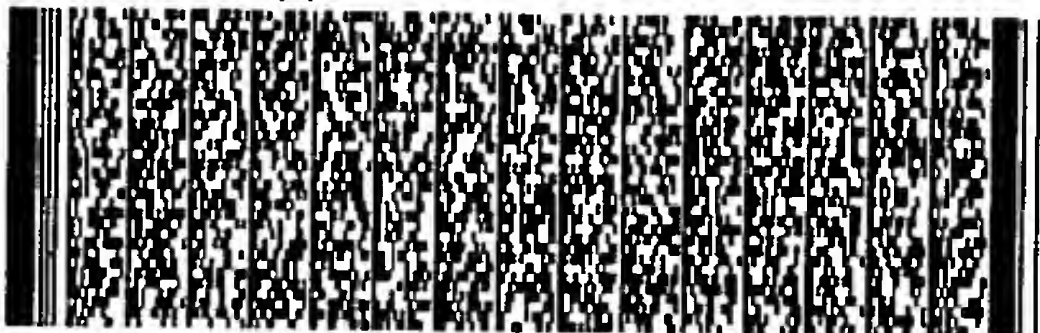
第 13/15 頁

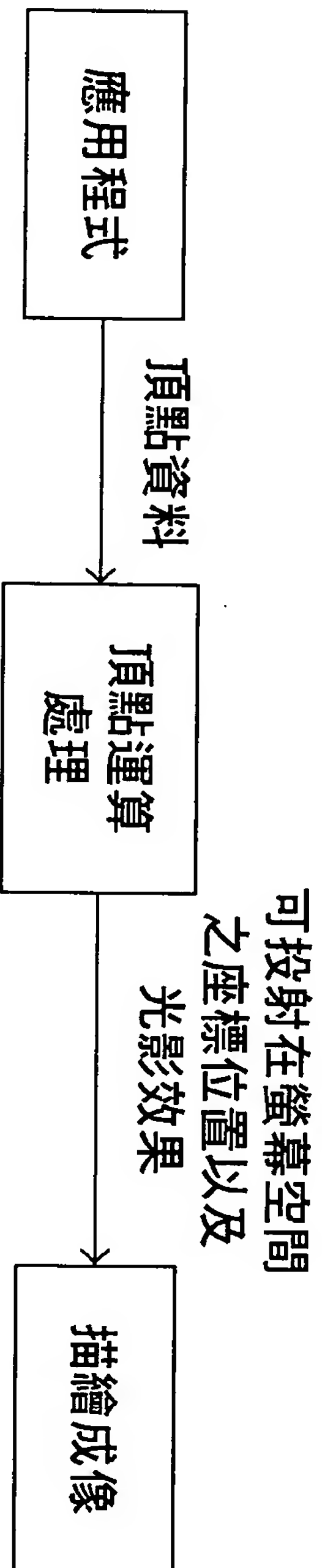


第 14/15 頁



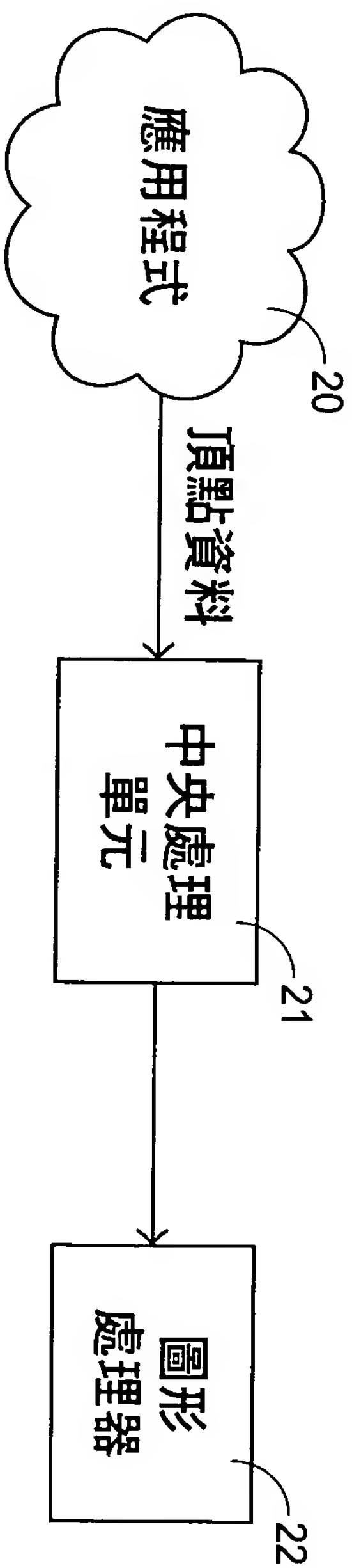
第 15/15 頁





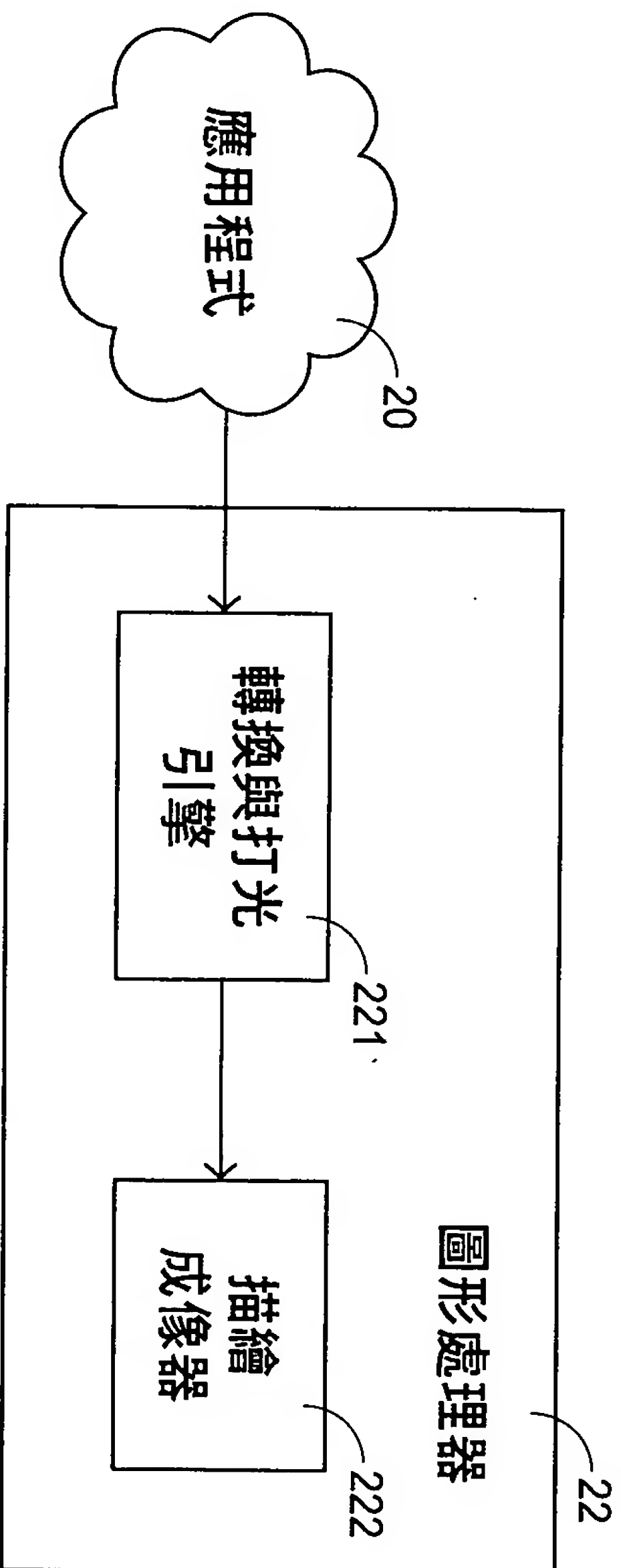
第一圖



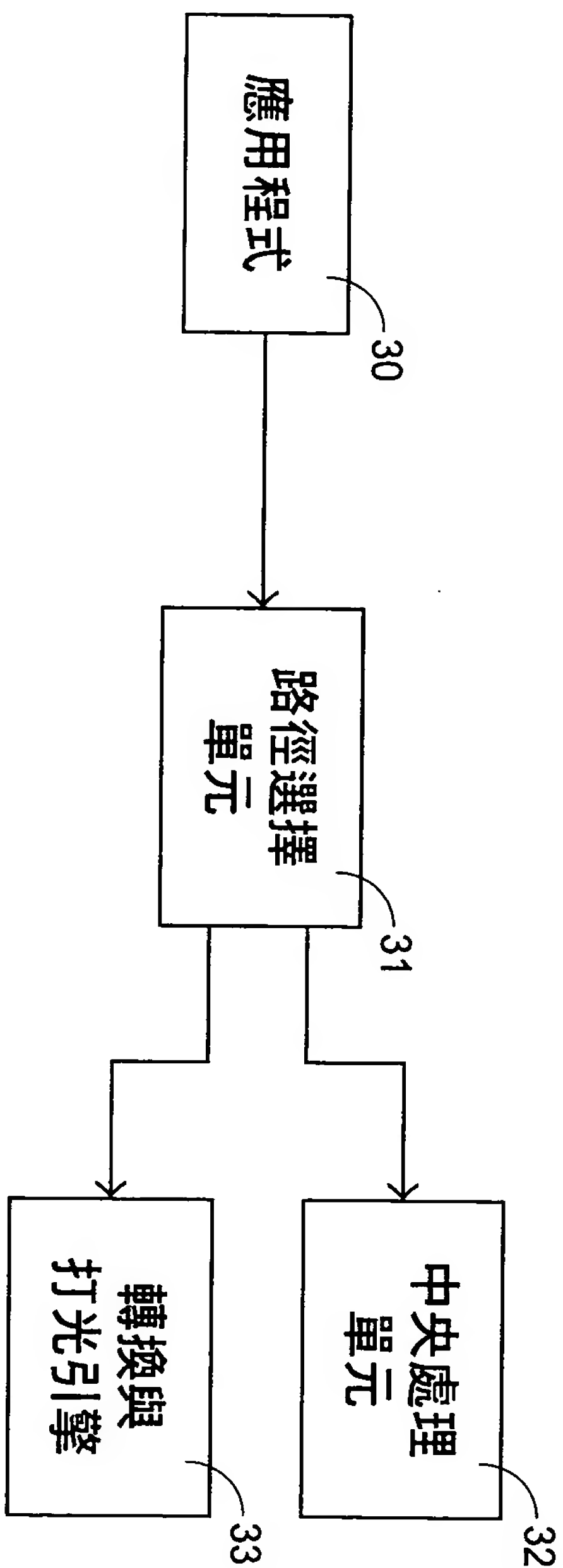


第二圖(a)

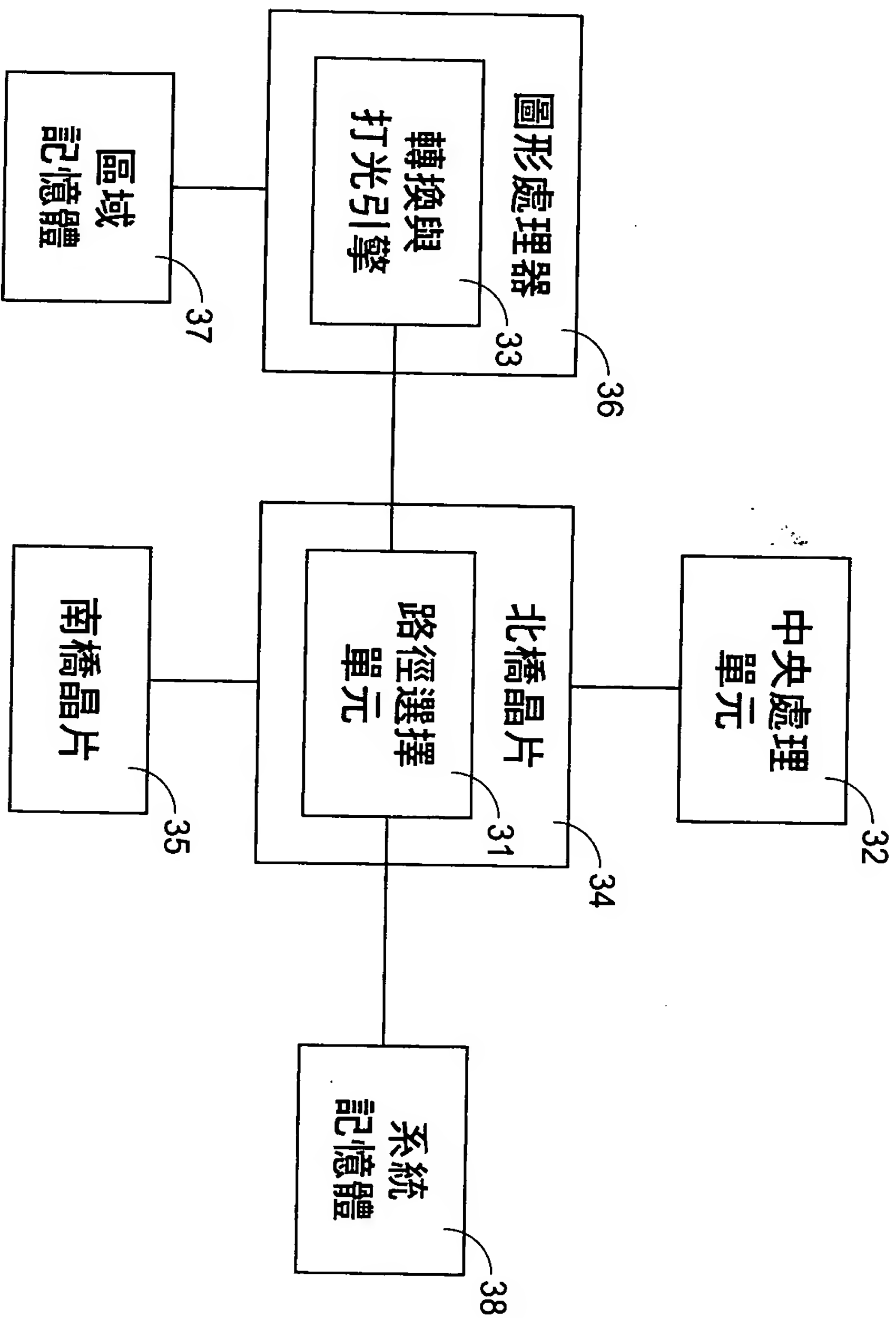




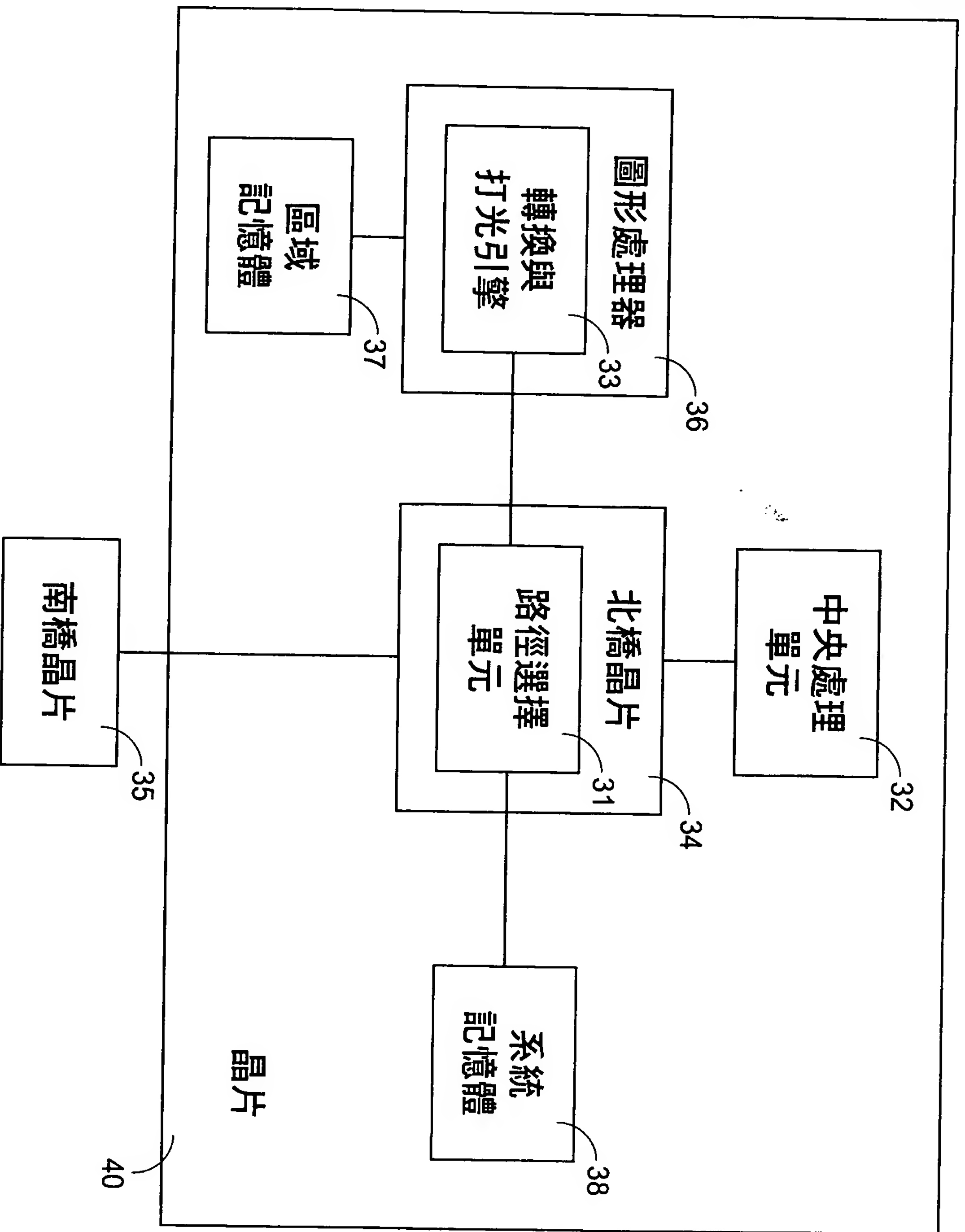
第二圖(b)



第三圖



第四圖(a)



圖式

第四圖(b)